

Docket No.: 2336-194

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of

KIM, Chong Cook et al.

U.S. Patent Application No. *Not yet assigned*

Filed: *Herewith*

:  
:  
:  
:  
:  
:

Group Art Unit: *Not yet assigned*

Examiner: *Not yet assigned*

For: HIGH POWER SEMICONDUCTOR LASER DEVICE

**CLAIM OF PRIORITY AND**  
**TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**


Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Dear Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claim the priority of Korean Patent Application No. 2003-0034346, filed May 29, 2003 in the present application. The certified copy is submitted herewith.

Respectfully submitted,

**LOWE HAUPTMAN GILMAN & BERNER, LLP**



Randy A. Noranbrock  
Registration No. 42,940

for

Benjamin J. Hauptman  
Registration No. 29,310

1700 Diagonal Road, Suite 310  
Alexandria, Virginia 22314  
(703) 684-1111 BJH/etp  
Facsimile: (703) 518-5499  
**Date: July 14, 2003**

# 대한민국 특허청

## KOREAN INTELLECTUAL PROPERTY OFFICE

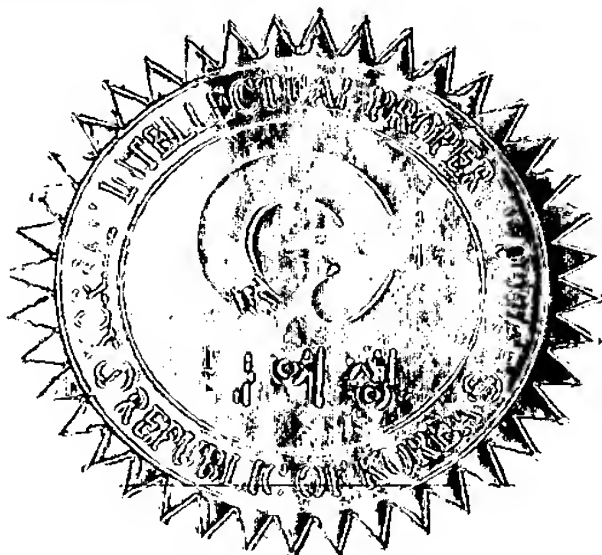
별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 : 10-2003-0034346  
Application Number

출원년월일 : 2003년 05월 29일  
Date of Application MAY 29, 2003

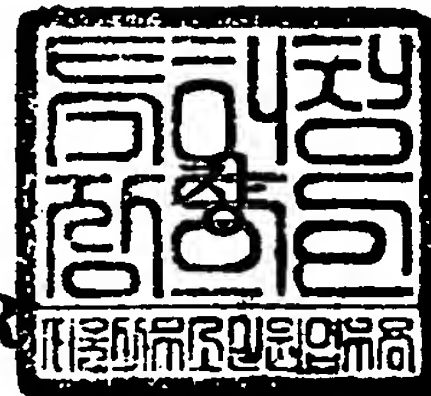
출원인 : 삼성전기주식회사  
Applicant(s) SAMSUNG ELECTRO-MECHANICS CO., LTD.



2003      년      06      월      13      일

특      허      청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0001
【제출일자】	2003.05.29
【국제특허분류】	H01S 5/00
【발명의 명칭】	고출력 반도체 레이저 소자
【발명의 영문명칭】	HIGH POWER SEMICONDUCTOR LASER DEVICES
【출원인】	
【명칭】	삼성전기 주식회사
【출원인코드】	1-1998-001806-4
【대리인】	
【성명】	손원
【대리인코드】	9-1998-000281-5
【포괄위임등록번호】	2002-047982-8
【대리인】	
【성명】	노세호
【대리인코드】	9-2001-000043-1
【포괄위임등록번호】	2002-047988-1
【발명자】	
【성명의 국문표기】	김종국
【성명의 영문표기】	KIM,Chong Cook
【주민등록번호】	670227-1149516
【우편번호】	135-270
【주소】	서울특별시 강남구 도곡동 193-23 신성빌라 에이-402
【국적】	KR
【발명자】	
【성명의 국문표기】	문기원
【성명의 영문표기】	MOON,Ki Won
【주민등록번호】	760121-1122624

【우편번호】 442-813  
【주소】 경기도 수원시 팔달구 영통동 1036-03 103호  
【국적】 KR  
【심사청구】 청구  
【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인  
손원 (인) 대리인  
노세호 (인)  
【수수료】  
【기본출원료】 20 면 29,000 원  
【가산출원료】 9 면 9,000 원  
【우선권주장료】 0 건 0 원  
【심사청구료】 16 항 621,000 원  
【합계】 659,000 원  
【첨부서류】 1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

본 발명은, FFV(Far-Field Vertical)가 낮고 광출력 효율이 우수한 고출력 반도체 레이저 소자에 관한 것으로, 반도체 기판과, 상기 반도체 기판 상에 형성된 하부 클래드층과, 상기 하부 클래드층 상에 형성된 하부 가이드층과, 상기 하부 가이드층 상에 형성된 활성층과, 상기 활성층 상에 형성된 상부 가이드층과, 상기 상부 가이드층 상에 형성된 상부 클래드층을 포함하며, 상기 하부 클래드층과 상부 클래드층은 실질적으로 동일한 굴절율을 가지며, 상기 하부 클래드층은 상기 하부 가이드층으로부터 소정의 거리로 이격된 위치에 상기 상부 클래드층의 굴절율보다 높은 고굴절율층을 포함하는 것을 특징으로 하는 반도체 레이저 소자를 제공한다.

본 발명에 따르면, FFV를 원하는 범위(예, 약  $14^{\circ} \sim 17^{\circ}$ )로 감소시키기 위해 비대칭 구조를 채택하면서도, 이러한 굴절율 분포의 비대칭구조로 인해 광강도 분포의 피크가 활성영역을 벗어나는 것을 방지할 수 있다. 이로써, 굴절율 분포를 조정하여 광밀도를 개선할 뿐만 아니라, 광출력 효율을 향상시켜 고출력에 적합한 반도체 레이저 소자를 제공할 수 있다.

**【대표도】**

도 3

**【색인어】**

반도체 레이저 소자(semiconductor laser device), FFV(Far-Field Vertical)값, 광효율, 굴절율, 광분포

## 【명세서】

## 【발명의 명칭】

고출력 반도체 레이저 소자{HIGH POWER SEMICONDUCTOR LASER DEVICES}

## 【도면의 간단한 설명】

도1a 및 1b는 종래의 반도체 레이저 소자의 단면도 및 굴절을 분포도이다.

도2는 도1a의 반도체 레이저 소자의 두께 방향에 따른 광강도분포이다.

도3a 및 3b는 본 발명의 일 실시형태에 따른 반도체 레이저 소자의 단면도 및 굴절을 분포도이다.

도4는 도3a의 반도체 레이저 소자의 두께 방향에 따른 광강도분포이다.

도5a 및 5b는 본 발명의 다른 실시형태에 따른 반도체 레이저 소자의 단면도 및 굴절을 분포도이다.

도6는 도5a의 반도체 레이저 소자의 두께 방향에 따른 광강도분포이다.

## &lt;도면의 주요부분에 대한 부호설명&gt;

31,51: p측 전극    32,52: p형 GaAs층

33,53: 캡층    34,54: 전류블럭층

35,55: n형 클래드층    36,56: 상부 가이드층

37,57: 활성층    38,58: 하부 가이드층

39a,59a: p형 제1 클래드층    39b,59b: p형 제2 클래드층

59c: p형 제3 클래드층 40,60: n형 반도체 기판

41,61: n층 전극

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <15>        본 발명은 반도체 레이저 소자에 관한 것으로, 보다 상세하게는 원시야 수직각 (far-field vertical: FFV)가 낮고 광출력 효율이 우수한 고효율 반도체 레이저 소자에 관한 것이다.
- <16>        일반적으로, 반도체 레이저 소자는 CD나 DVD의 등의 광디스크시스템의 광픽업장치 등의 정보처리 및 광통신 분야에서 광원으로 널리 사용된다. 특히, 정보처리분야에서는 저장밀도를 높이기 위해서 빔사이즈를 줄이고 광밀도를 높이는 기술이 요구되고 있다. 예를 들어, 종래 CD용 반도체 레이저 소자의 경우에는, FFV값이 35°인데 반해, 최근에 사용되는 CD-RW에서는, FFV값이 약 14° ~ 약 17°인 반도체 레이저 소자가 요구되는 추세이다.
- <17>        이러한 특성을 만족하는 반도체 레이저 소자를 제조하기 위해, 일본 특허공개공보 평11-23383호에서는 비대칭 굴절을 분포를 갖는 반도체 레이저 소자를 제안하고 있다.

- <18>      상기 반도체 레이저 소자는, 비대칭 구조 활성층을 중심으로 상하 비대칭인 굴절을 분포를 통해 리지구조층의 광분포를 감소시키면서 기판측으로 이동시킴으로써 FFV값을 향상시키고 보다 높은 출력을 보장할 수 있게 되었다.
- <19>      도1a는 상기한 반도체 레이저 소자의 단면도이다. 도1a를 참조하면, 반도체 레이저 소자는, GaAs 기판(10) 상에 n형 AlGaAs 클래드층(9), 제1 가이드층(8), AlGaAs 활성층(7), 제2 가이드층(6) 및 p형 AlGaAs 클래드층(5)이 순차적으로 적층된 구조를 갖는다. 상기 제1 및 제2 가이드층(6,8)은 각각 상기 활성층(7)에 접하고, 활성층보다 Al조성이 높은 i(intrinsic)-AlGaAs 가이드층으로 구성될 수 있다.
- <20>      여기서, p형 AlGaAs 클래드층(5)은 전류협착이 일어나도록 리지 구조로 되어 있으며, 그 주위에는 전류의 분산을 차단하기 위한 전류블럭층(4)이 형성된다.
- <21>      상기 리지구조의 상면에는 p형 GaAs 캡층(3)이 형성되며, p형 GaAs 캡층(3) 상에 p형 GaAs층(2)을 적절한 두께로 형성하여 후속공정에서 발생될 수 있는 활성층(7)에 대한 영향을 감소시킬 수 있다. 또한, p형 GaAs캡층(3)상에 p측 전극(1)이 형성되고, 상기 GaAs 기판(10)의 하면에는 n측 전극(11)이 형성된다.
- <22>      이와 달리, p형 GaAs층(2)을 형성하지 않고, p형 캡층(3)이 노출되도록 전류블럭층(4) 상에 절연층(2)을 형성하고, p측 전극을 상기 절연층(2) 상에 p형 GaAs 콘택층(3)의 노출부분과 전기적으로 접속되도록 형성할 수도 있다.



- <23> 도1b는 도1a에 도시된 반도체 레이저 소자의 적층방향, 즉 두께방향에 따른 굴절율 분포를 나타내는 그래프이다. 도1b에 도시된 바와 같이, 상기 n형 AlGaAs 클래드층(9)은, p형 AlGaAs 클래드층(5)보다 큰 굴절율을 갖도록 형성된다. 즉, 종래에 활성층을 중심으로 대칭구조였던 굴절율 분포와는 달리, 비대칭 구조인 굴절율 분포를 갖는다. 이러한 비대칭인 굴절율분포에 의해 반도체 레이저 소자(10)의 광강도분포는 도2에 도시된 바와 같이 개선될 수 있다.
- <24> 도2를 참조하면, 상기 활성층(7)으로부터 발생하는 레이저 소자(10)의 광분포는, 화살표로 표시된 바와 같이, n형 AlGaAs 클래드층(9)영역에서 GaAs 기판(10)측으로 이동되는 형태를 갖게 된다. 따라서, 상대적으로 낮은 굴절율을 갖는 p형 AlGaAs 클래드층(5)에서는 감소되고, 반대로 기판측의 n형 AlGaAs 클래드층(9)에서는 증가된다.
- <25> 그 결과, 상기 반도체 레이저 소자의 FFV는 좁아지고, 레이저 소자 빔의 종횡비(두께방향(x)의 각 / 폭방향(z)의 각)은 작아지게 된다.
- <26> 하지만, 도2에 도시된 바와 같이, 광분포의 중심, 즉 광피크의 위치( $C_L$ )도 상기 GaAs 기판(10)측으로 이동되어, 활성층(7) 중심부분( $C_a$ )에서 벗어나서, 굴절율이 큰 n형 클래드층(9)으로 이동하게 된다. 이와 같이, 광피크의 위치( $C_L$ )가 전자와 정공의 재결합을 통해 빛이 발생하는 활성층(7)의 중심( $C_a$ )으로부터 벗어나는 경우에는, 게인을 얻는 효율이 저하되어 광출력이 낮아지는 문제가 있다.

- <27> 이러한 종래의 반도체 레이저 소자의 비대칭 구조로 인한 문제를 해결하기 위해서, 굴절율이 높은 n형 클래드층(9) 반대편의 제2 가이드층(6)의 굴절율을 높이거나, 그 두께 또는 밴드갭을 제1 가이드층(8)보다 크게 하는 방안을 고려할 수 있다.
- <28> 그러나, 상기 가이드층의 설계를 조정하는 방안도 레이저 소자 빔의 전체 분포형태를 변화시키고, 리지구조로 형성되는 p형 클래드층(5) 및 n형 클래드층(9)을 통해 활성층(7)으로 주입되는 정공과 전자의 비율의 균형을 흐뜨려 트릴수 있어, 오히려 재결합 효율을 저하시키는 문제가 있다.
- <29> 따라서, 당 기술분야에서는, FFV를 감소시키기 위해 비대칭 구조를 채택하면서도, 굴절율 분포의 비대칭구조로 인한 광강도 분포의 피크가 활성층 중심으로부터 벗어나는 것을 방지할 수 있는 새로운 반도체 레이저 소자 구조가 요구되어 왔다.

#### 【발명이 이루고자 하는 기술적 과제】

- <30> 본 발명은 상기한 종래 기술의 문제를 해결하기 위한 것으로, 그 목적은 광강도의 피크가 활성층 중심에 유지되면서도, 굴절율의 비대칭 구조를 구현함으로써, FFV값이 감소되고 광효율이 향상된 고효율 반도체 레이저 소자를 제공하는데 있다.

#### 【발명의 구성 및 작용】

- <31> 상기 기술적 과제를 달성하기 위해서, 본 발명은, 반도체 기판과, 상기 반도체 기판 상에 형성된 하부 클래드층과, 상기 하부 클래드층 상에 형성된 하부 가이드층과, 상

기 하부 가이드층 상에 형성된 활성층과, 상기 활성층 상에 형성된 상부 가이드층과, 상기 상부 가이드층 상에 형성된 상부 클래드층을 포함하며, 상기 하부 클래드층과 상부 클래드층은 실질적으로 동일한 굴절율을 가지며, 상기 하부 클래드층은 상기 하부 가이드층으로부터 소정의 거리로 이격된 위치에 상기 상부 클래드층의 굴절율보다 높은 고굴절율층을 포함하는 것을 특징으로 하는 반도체 레이저 소자를 제공한다.

<32> 바람직하게는, 상기 추가적인 클래드층은 상기 하부 가이드층으로부터 상기 기판 방향으로 적어도 상기 상부 및 하부 가이드층과 활성층 두께의 0.5배에 해당하는 거리로 이격된 위치에 형성될 수 있다.

<33> 또한, 광분포의 중심을 활성영역 중심에 위치하기 위해서, 상기 상부 가이드층과 상기 하부 가이드층을 실질적으로 동일한 두께로 형성하는 것이 바람직하며, 상기 상부 가이드층과 상기 하부 가이드층은 실질적으로 동일한 굴절율을 갖도록 형성하는 것이 바람직하다.

<34> 본 발명의 일 실시형태에서, 상기 활성층은 i-GaAs계 물질로 형성되고, 상기 상부 및 하부 가이드층은 i-AlGaAs계 물질로 형성되며, 상기 상부 및 하부 클래드층은 각각 p형 및 n형 AlGaAs계 물질로 형성될 수 있다.

<35> 또한, 본 발명의 다른 실시형태에서는, 상기 활성층은 i-AlGaAs계 물질로 형성되고, 상기 상부 및 하부 가이드층은 i-AlGaAs계 물질로 형성되며, 상기 상부 및 하부 클래드층은 각각 p형 및 n형 AlGaAs계 물질로 형성될 수 있다.

- <36>        나아가, 상하부 가이드층이 i-AlGaAs계 물질로 형성되는 실시형태에서는, 바람직한 고굴절율층의 Al조성(wt%)을 상기 하부 클래드층의 Al 조성의 약 0.85 내지 약 0.97배의 범위와, 상기 하부 가이드층의 Al 조성을 기준으로 하여, 약 1.3 내지 2.5배의 범위를 만족하는 범위로 정의할 수 있다.
- <37>        본 발명은 고굴절율층을 포함하는 하부 클래드층의 구조에 따라 크게 2가지 형태로 제공될 수 있다.
- <38>        본 발명의 제1 실시형태에서는, 반도체 기판과, 상기 반도체 기판 상에 형성된 제1 하부 클래드층과, 상기 제1 하부 클래드층 상에 형성된 제2 하부 클래드층과, 상기 제2 하부 클래드층 상에 형성된 하부 가이드층과, 상기 하부 가이드층 상에 형성된 활성층과, 상기 활성층 상에 형성된 상부 가이드층과, 상기 상부 가이드층 상에 형성된 상부 클래드층을 포함하며, 상기 제2 하부 클래드층과 상부 클래드층은 제1 굴절율을 가지며, 상기 제1 하부 클래드층은 상기 제1 굴절율보다 높은 제2 굴절율을 갖는 반도체 레이저 소자가 제공될 수 있다.
- <39>        또한, 본 발명의 제2 실시형태에 따른 반도체 레이저 소자는, 반도체 기판과, 상기 반도체 기판 상에 순차적으로 형성된 제1, 제2 및 제3 하부 클래드층 및 상기 제3 하부 클래드층 상에 형성된 하부 가이드층과, 상기 하부 가이드층 상에 형성된 활성층과, 상기 활성층 상에 형성된 상부 가이드층과, 상기 상부 가이드층 상에 형성된 상부 클래드

층을 포함하며, 상기 제3 하부 클래드층 및 상부 클래드층은 제1 굴절율을 가지며, 상기 제2 하부 클래드층은 상기 제1 굴절율보다 높은 제2 굴절율을 갖는 것을 특징으로 한다

<40> 본 발명은, FFV값을 감소시키기 위해, 상부 클래드층의 굴절율보다 하부 클래드층의 굴절율이 높은 비대칭구조를 적용하면서도, 활성층으로부터 발생하는 광강도의 피크가 그 중심에서 벗어나지 않도록 하는 방안을 제공한다.

<41> 낮은 FFV값(약  $14 \sim 17^\circ$ )를 갖는 반도체 레이저 소자를 얻기 위해서는, 하부 클래드층(예; n형 클래드층)의 굴절율을 상부 클래드층(예; p형 클래드층)의 굴절율보다 높게 형성하여 기판측의 광분포를 상대적으로 증가시켜야 한다. 이 때, 광강도의 분포가 전체적으로 기판측으로 이동하고, 결과적으로 광강도 피크가 활성층의 중심에서 벗어난다.

<42> 이러한 광강도의 피크부분의 바람직하지 않은 이동은 하부 클래드층(주로, n형 클래드층)이 전체적으로 굴절율이 증가하여 발생되지만, 본 발명자는 보다 본질적으로는 가이드층에 인접한 클래드층영역의 굴절율변화가 광강도의 피크부분의 이동에 큰 영향을 미친다는 사실을 주목하였다. 반복되는 실험 결과로, 광강도의 피크에 인접한 부분을 포함한 하부 클래드층의 전체영역의 굴절율을 조정하지 않고, 광강도 분포의 테일(tail)부분에 한하여 굴절율을 변화시킴으로써, 광강도의 피크부분을 활성층 중심에 유지하면서 광강도 분포를 개선할 수 있다는 사실을 확인하였다.

<43> 이를 구현하기 위해서, 본 발명의 반도체 레이저 소자에서는, 상하부 클래드층 중 가이드층과 인접한 영역을 동일한 굴절율을 갖도록 형성하면서, 하부 클래드층에서 가이

드층과 소정의 간격으로 이격된 영역에 한하여 고굴절율을 갖는 추가적인 클래드층을 배치함으로써, 하부 클래드층의 굴절율에 의한 광강도의 피크에 대한 영향을 최소화하면서, 하부 클래드층 중 고굴절율층에 해당하는 영역에서는 기관층의 광강도를 증가시킬 수 있다.

- <44> 본 발명의 반도체 레이저 소자에서, 광강도 피크를 활성층 중심에서 벗어나지 않기 위해서, 고굴절율을 갖는 추가적인 클래드층을 하부 가이드층과 소정의 간격으로 분리하여 배치시키는 것이 중요하다. 다시 말해, 광강도 피크에 이동시키지 않기 위해서는, 상하부 클래드층 중 양 가이드층에 인접한 영역의 최소한 두께를 보장해주어야 한다.
- <45> 이를 위해서, 상부 클래드층과 동일한 굴절율을 갖는 하부 클래드층은 적어도 상하부 가이드층 및 활성층의 두께의 적어도 0.5배에 해당하는 두께를 갖도록 형성하는 것이 바람직하다. 즉, 바람직한 실시형태에서는, 상기 높은 굴절율을 갖는 하부 클래드층(고굴절율층)은 하부 가이드층으로부터 상부 및 하부 가이드층과 활성층의 두께의 적어도 0.5배에 해당하는 거리로 이격되어 배치될 수 있다.
- <46> 또한, 본 발명을 GaAs계 반도체 레이저 소자로 구현한 경우에, 추가적인 하부 클래드층의 굴절율은 Al의 조성비으로도 정의될 수 있다. 본 발명에서 채용하는 추가적인 하부 클래드층의 굴절율은, 고차원모드를 허용하지 않기 위해서는 가이드층의 굴절율보다 작아야 하며, 상부 클래드층의 굴절율보다는 큰 범위로 정의하면 만족하지만, 상부 클래드층(또는 하부가이드층에 접한 하부 클래드층)의 Al 조성비(wt%)의 약 85% 내지 97%의 범위로 갖는 것이 바람직하다. 추가적인 클래드층의 Al조성은 상부 클래드층의 Al 조성의 약 97%보다 크다면, 하부 클래드층의 광강도 분포를 충분하게 증가시키지 못할 수도

있으며, 약 87%보다 작은 경우에는, 상기한 바와 같이, 반도체 레이저 소자가 고차원 모드로 작동할 수 있기 때문이다.

<47> 이와 같은 추가적인 하부 클래드층의 바람직한 Al 조성 범위는 하부 가이드층의 Al 조성에 의해 한정될 수도 있다. 추가적인 하부 클래드층의 Al 조성범위는, 상기 하부 가이드층의 Al 조성을 기준으로 하여, 약 1.3 내지 2.5배일 수 있다.

<48> 본 발명에 따른 반도체 레이저 소자는 다양한 실시형태로 구현될 수 있다. 예를 들어, 본 발명은 추가적인 하부 클래드층의 위치, 즉 고굴절율층을 포함한 하부 클래드층의 구조에 따라 달리 구현될 수 있다.

<49> 본 발명의 제1 실시형태에서는, 하부 클래드층을 기판 상에 형성되며 고굴절율을 갖는 제1 하부 클래드층과, 상기 제1 하부 클래드층 상에 형성되며 상부 클래드층과 실질적으로 동일한 굴절율을 갖는 제2 하부 클래드층으로 구성할 수 있다.

<50> 본 발명의 제2 실시형태에서는, 하부 클래드층을 기판 상에 형성된 제1 하부 클래드층과, 상기 제1 하부 클래드층 상에 형성되며 고굴절율을 갖는 제2 하부 클래드층과, 상기 제2 하부 클래드층에 형성되며 상부 클래드층과 동일한 굴절율을 갖는 제3 하부 클래드층으로 구성될 수 있다. 여기서 제1 하부 클래드층은 상기 제3 하부 클래드층과 동일한 굴절율을 가질 수 있으나, 제2 및 제3 하부 클래드층과 상이한 굴절율을 가질 수도 있다.

- <51> 이하, 첨부한 도면을 참조하여, 본 발명의 실시형태를 보다 상세히 설명하기로 한다.
- <52> 도3a는 본 발명의 제1 실시형태에 따른 반도체 레이저 소자(30)의 단면도이다.
- <53> 도3a를 참조하면, 상기 반도체 레이저 소자(30)는, 반도체 기판(40) 상에 제1 하부 클래드층(39b), 제2 하부 클래드층(39a), 하부 가이드층(38), 활성층(37), 상부 가이드층(36) 및 상부 클래드층(35)이 순차적으로 적층된 구조를 갖는다. 도1a에 도시된 반도체 레이저 소자와 유사하게, 상부 클래드층(35)은 전류분포가 집중되도록 리지 구조로 가질 수 있으며, 그 주위에는 전류의 분산을 차단하기 위한 전류블럭층(34)이 형성될 수 있다. 또한, 상기 리지구조의 상면에는 p형 GaAs 캡층(33)이 형성되며, 상기 p형 GaAs 캡층(33) 상에 p형 GaAs층(32)을 적절한 두께로 형성하고, p형 GaAs캡층(33)상에 p측 전극(31)이 형성되고, 상기 GaAs 기판(40)의 하면에는 n측 전극(41)이 형성된다.
- <54> 본 실시형태에서, 상기 제1 하부 클래드층(39b)은 약  $3\mu\text{m}$ 의 두께를 갖는 n형 AlGaAs층으로, Al 조성을 0.49 wt%로 포함하여 약 3.3224의 굴절율을 가지며, 상기 제2 하부 클래드층(39a)은 약  $0.1\mu\text{m}$ 의 두께(d1)를 갖는 n형 AlGaAs층이며, 그 Al 조성은 0.515 wt%를 포함하여 약 3.3070의 굴절율을 갖는다. 상부 클래드층(35)은  $2.2\mu\text{m}$  두께의 p형 AlGaAs층이며, 그 Al 조성은 제2 하부 클래드층(39a)와 동일하게 0.515wt%를 포함하여 약 3.3070의 굴절율을 갖는다.
- <55> 또한, 상기 상부 및 하부 가이드층(36,38)은 상기 활성층(37)이 InGaAs층인 경우에는 i-GaAs층으로 구성될 수 있으나, 상기 활성층(37)이 AlGaAs층(약 22nm 두께)으로 구



성된 본 실시형태에서는, 상부 및 하부 가이드층(36,38)은 각각 약 30nm의 i-AlGaAs 가이드층으로 구성하며, 그 Al 조성비는 0.35wt%로 포함하여 3.42의 굴절율을 갖도록 형성된다.

<56> 본 실시형태와 같이, 상기 제2 하부 클래드층(39a)은, 상부 클래드층(35)과 동일한 굴절율(약 3.3070)을 가지며, 상기 활성층(37)과 상하부 가이드층(36,38)의 총두께(W)의 0.5배(41nm)보다 큰 두께(d1)인 0.1 $\mu$ m로 형성된다. 또한, 상기 제1 하부 클래드층(39b)은, 상하부 가이드층(36,38)의 굴절율(3.420)보다 작으면서, 상부 클래드층(35)와 제2 하부 클래드층(39a)의 굴절율(3.307)보다 큰 굴절율(3.3224)을 갖는다.

<57> 결과적으로, 도3b에서 도시된 두께방향에 따른 굴절율분포를 나타낸다. 도3b에 도시된 바와 같이, 상기 하부 가이드층에서 기판측을 향해, 제2 하부 클래드층(39a)까지는 상부 클래드층(35)의 굴절율분포와 대칭구조를 갖지만, 제1 하부 클래드층(39b)은, 상부 클래드층(35)보다 큰 굴절율을 갖게 되어 비대칭구조를 형성한다.

<58> 이와 같은 굴절율분포에 의해 반도체 레이저 소자(30)의 광강도분포는 도4에 도시된 바와 같이 개선될 수 있다.

<59> 도4를 참조하면, 상기 활성층(37)으로부터 발생하는 레이저 소자(30)의 광분포는, 활성층 중심영역에서는 거의 변화가 없는 반면에, 광강도분포 곡선의 기판(40)측 테일부분이 상승하여 광분포가 증가한 것으로 나타났다. 이는 하부가이드층(38)에 인접한 제2 하부 클래드층(39a)은 상부 클래드층과 동일한 굴절율을 갖는 반면에, 하부가이드층(38)



으로부터 상기 제2 하부 클래드층(39a)의 두께만큼 이격된 제1 하부 클래드층(39b)은 상대적으로 높은 굴절율을 갖기 때문이다.

<60> 이와 같이, 광분포 곡선의 테일부분에 해당하는 광강도를 증가시키는 방식으로, 원하는 FFV를 얻으면서, 광분포의 중심( $C_L$ )을 활성층 중심( $C_a$ )에 거의 일치시킬 수 있다. 따라서, 광분포의 중심이 전자 및 정공의 재결합 중심에 위치하게 되어, 광출력효율을 보다 향상시킬 수 있다.

<61> 도5a는 본 발명의 제2 실시형태에 따른 반도체 레이저 소자(50)의 단면도이다.

<62> 도5a를 참조하면, 상기 반도체 레이저 소자(50)는, 반도체 기판(60) 상에 제1 하부 클래드층(59c), 제2 하부 클래드층(59b), 제3 하부 클래드층(59a), 하부 가이드층(58), 활성층(57), 상부 가이드층(56) 및 상부 클래드층(55)이 순차적으로 적층된 구조를 갖는다. 상부 클래드층(55)은 전류분포가 집중되도록 리지 구조로 가질 수 있으며, 그 주위에는 전류의 분산을 차단하기 위한 전류블럭층(54)이 형성될 수 있다. 또한, 상기 리지 구조의 상면에는 p형 GaAs 캡층(53)이 형성되며, p형 GaAs 캡층(53) 상에 p형 GaAs층(52)을 적절한 두께로 형성하고, p형 GaAs캡층(53)상에 p측 전극(51)이 형성되고, 상기 GaAs 기판(60)의 하면에는 n측 전극(51)이 형성된다.

<63> 본 실시형태에서는, 상기 제1 하부 클래드층(59c)은 약  $3.3\mu\text{m}$ 의 두께를 갖는 n형 AlGaAs층으로, Al 조성을 0.51 wt%로 포함하여 약 3.308의 굴절율을 가지며, 상기 제2

하부 클래드층(59b)은 약  $0.5\mu\text{m}$ 의 두께를 갖는 n형 AlGaAs층으로, Al 조성을 0.47 wt%로 포함하여 약 3.335의 굴절율을 갖는다. 또한, 상기 제3 하부 클래드층(59a)은 약  $0.8\mu\text{m}$ 의 두께(d1)를 갖는 n형 AlGaAs층이며, 상기 제1 하부 클래드층(59c)가 동일하게 Al 조성은 0.51 wt%로 포함하여 약 3.308의 굴절율을 갖는다.

<64>      상기 상부 클래드층(55)은  $1.35\mu\text{m}$  두께의 p형 AlGaAs층이며, 그 Al 조성은 상기 제3 하부 클래드층(59a)과 동일하게 0.51wt%를 포함하여 약 3.308의 굴절율을 갖는다. 또한, 상기 상부 및 하부 가이드층(56,58)은 각각 상기 활성층(57)에 접한 i-AlGaAs 가이드층으로 구성되며, 보다 구체적으로, 상부 및 하부 가이드층(56,58)은 각각 Al성분이 0.35wt%로 포함하여 3.42의 굴절율을 갖도록 약 30nm의 두께로 형성되며, 상기 활성층(57)은 약 22nm 두께를 갖는 AlGaAs층으로 구성된다.

<65>      본 실시형태에 따른 반도체 레이저 소자에서, 상기 제3 하부 클래드층(59a)은, 상부 클래드층(55)과 동일한 굴절율(약 3.308)을 가지며, 상기 활성층(37)과 상하부 가이드층(56,58)의 총두께(W)의 0.5배(41nm)보다 큰 두께(d1)인  $0.8\mu\text{m}$ 로 형성된다.

<66>      또한, 상기 제2 하부 클래드층(59b)은, 상하부 가이드층(56,58)의 굴절율(3.42)보다 작으면서, 상부 클래드층(55)과 제3 하부 클래드층(59a)의 굴절율(3.308)보다 큰 굴절율(3.335)을 갖는다.

<67>      결과적으로, 도5b에서 도시된 두께방향에 따른 굴절율분포를 나타낸다.

<68> 도5b에 도시된 바와 같이, 도3에서 설명된 제1 실시형태와 유사하게, 상기 하부 가이드층에서 기판측을 향해, 제2 하부 클래드층(59b)까지는 상부 클래드층(55)의 굴절율 분포와 대칭구조를 갖지만, 제2 하부 클래드층(59b)은, 상부 클래드층(55)보다 큰 굴절율을 갖게 되어 비대칭구조를 이루며, 광분포를 조정하기 위해 충분한 두께(d2)로 형성된다. 본 실시형태와 같이, 제1 하부 클래드층(59c)에서 다시 제3 하부 클래드층(59a)과 동일한 굴절율을 갖는 경우에, 상기 제2 하부 클래드층(59b)는 원하는 FFV를 얻기 위해, 상기 활성층(57) 및 상하부 가이드층(56,58)의 두께의 적어도 2배의 두께로 형성하는 것이 바람직하다.

<69> 이와 같은 굴절율분포에 의해 반도체 레이저 소자(50)의 광강도분포는 도6에 도시된 바와 같이 개선될 수 있다.

<70> 도6을 참조하면, 상기 활성층(57)으로부터 발생하는 레이저 소자(50)의 광분포는, 활성층 중심영역(Ca)에서는 거의 변화가 없는 반면에, 기판측으로 향하는 광강도분포 곡선의 중앙부분에서 상승하여 광분포가 증가한 것으로 나타난다. 이와 같이 고굴절율층(59b)을 하부 클래드구조에 띠형태로 삽입한 경우에, 하부가이드층(58)에 인접한 제3 하부 클래드층(59a)은 상부 클래드층(55)과 동일한 굴절율로 인해 광분포에 중심부분을 거의 대칭으로 유지하면서, 하부 클래드구조의 중간에 삽입된 상기 제2 하부 클래드층(59b)의 높은 굴절율로 인해, 해당부분에 광강도를 증가시키게 된다.

- <71> 결과적으로, 상기 제2 하부 클래드층(59b)의 두께와 굴절율을 이용하여 광분포를 조정함으로써 원하는 FFV를 얻으면서, 광분포의 중심( $C_L$ )을 활성층 중심( $C_a$ )에 거의 일치시킬 수 있다. 따라서, 광분포의 중심이 전자 및 정공의 재결합 중심에 위치하게 되어, 광출력효율을 보다 향상시킬 수 있다.
- <72> 상기 제2 실시형태에서는, 제1 하부 클래드층(59c)이 제3 하부 클래드층과 동일한 조성 및 굴절율을 갖는 것으로 설명하였으나, 본 발명은 이에 한정되지 않는다. 본 발명에서는, 광분포의 중심을 활성층 중심으로 위치시키기 위해, 상부 클래드층(55)과 제3 하부 클래드층(59a)만을 동일한 굴절율을 갖게 구성하는 것으로 충분하므로, 제1 하부 클래드층(59c)은 제3 하부 클래드층(59c)의 굴절율과 동일할 것을 요구하지 않는다. 따라서, 상기 제1 하부 클래드층(59c)은 제1 하부 클래드층(59a)의 굴절율보다 높게 형성할 수 있으며, 광강도 분포를 조정하기 위한 추가적인 고굴절율층으로 작용할 수 있다.
- <73> 상기 설명한 바와 같이, 본 발명은 2가지의 실시형태로 구현될 수 있다. 도3에 도시된 제1 실시형태에서는, 기판(40)과 제1 하부 클래드층(39a) 사이에 고굴절율을 갖는 추가적인 제2 하부 클래드층(39b)을 배치하는 경우에는, 그 제조공정이 간단할 뿐만 아니라, 상기 제2 하부 클래드층(39b)의 굴절율과 제1 하부 클래드층(39a)의 두께( $d_1$ )만을 이용하여 광강도분포를 조정할 수 있으므로, 원하는 FFV를 얻기 위한 설계가 용이할 수 있다.

<74> <실시예>

<75> 본 발명에 따른 반도체 레이저 소자의 특성 향상을 설명하기 위해, 동일한 FFV값을 갖도록 구현된 종래의 반도체 레이저 소자와 광효율 향상을 비교하는 실험을 하였다.

<76> 아래 표1의 조건과 같이, 본 발명에 따른 반도체 레이저 소자를 도5에 설명된 반도체 레이저 소자와 거의 동일한 조건으로 FFV값이 17°이 되도록 설계하여 제조하였다.

<77> 【표 1】

실시예	두께(nm)	Al조성비(wt%)	굴절율
하부 클래드층(n-AlGaAs)	3000	0.480	3.3287
하부 가이드층(i-AlGaAs)	15	0.350	3.4200
웰층(i-AlGaAs)	8	0.100	3.5871
배리어층	6	0.350	3.4200
웰층(i-AlGaAs)	8	0.100	3.5871
상부 가이드층(i-AlGaAs)	45	0.350	3.4200
상부 클래드층(p-AlGaAs)	2200	0.515	3.3070

<78> 종래의 반도체 레이저 소자는 하부 클래드층의 굴절율을 높이고, 상부 가이드층의 두께를 전체적으로 높이는 종래의 방식으로, 아래 표2의 조건과 같이 FFV값이 17°되도록 설계하여 제조하였다.

<79>

【표 2】

비교예	두께(nm)	Al조성비(wt%)	굴절율
제1 하부클래드층(n-AlGaAs)	3300	0.51	3.3083
제2 하부클래드층(n-AlGaAs)	500	0.47	3.3352
제3 하부클래드층(n-AlGaAs)	800	0.51	3.3083
하부가이드층(i-AlGaAs)	30	0.35	3.4132
웰층(i-AlGaAs)	8	0.105	3.6358
배리어층	6	0.35	3.4132
웰층(i-AlGaAs)	8	0.105	3.6358
상부가이드층(i-AlGaAs)	30	0.35	3.4132
상부클래드층(p-AlGaAs)	1350	0.51	3.3082

<80> 두 반도체 레이저 소자의 특성을, 구동전류( $I_{th}$ ) 및, 구동전압( $V_{th}$ ), 90mW 광출력 시에 전류( $I_{op}$ ) 및 전압( $V_{op}$ )에 대해 측정하여, 그 결과를 아래 표3에 나타내었다.

<81> 【표 3】

	실시예	비교예
FFV(°)	17	17
$I_{th}$ (mA)	30	53
$V_{th}$ (V)	1.75	1.88
$I_{op}$ (mA)	127	145
$V_{op}$ (V)	2.1	2.2

<82> 상기 표3와 같이, 본 발명에 따른 실시예의 경우에는, 비교예와 동일하게 FFV값을 17°를 갖도록 구현되면서도, 비교예보다 낮은 전압과 전류에서 구동될 수 있다. 특히, 90mA의 광출력을 얻기 위해 요구되는 전류( $I_{op}$ ) 및 전압( $V_{op}$ )가 비교예에 따른 반도체 레이저 소자보다 낮은 것으로 나타났다. 즉, 본 실시예에 따른 반도체 레이저 소자는 비

교예보다 동일한 광출력을 얻기 위해 전력소모가 작아, 광출력효율이 약 20%정도 향상된 것으로 나타났다.

<83> 이는 본 발명에 따른 반도체 레이저 소자에서는 FFV를 원하는 범위로 조정하면서도 광분포의 중심을 활성영역의 중앙에 위치시킬 수 있기 때문에, 재결합 효율이 향상되었기 때문이다.

<84> 상술한 실시형태 및 첨부된 도면은 바람직한 실시형태의 예시에 불과하며, 본 발명은 첨부된 청구범위에 의해 한정하고자 한다. 또한, 본 발명은 청구범위에 기재된 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 다양한 형태의 치환, 변형 및 변경이 가능하다는 것은 당 기술분야의 통상의 지식을 가진 자에게는 자명할 것이다.

#### 【발명의 효과】

<85> 상술한 바와 같이, 본 발명의 반도체 레이저 소자에 따르면, FFV를 원하는 범위로 감소시키기 위해 비대칭 구조를 채택하면서도, 굴절을 분포의 비대칭구조로 인해 광강도 분포의 피크가 활성영역을 벗어나는 것을 방지할 수 있으며, 이로써 굴절을 분포를 조정하여 광밀도를 개선할 뿐만 아니라, 광출력 효율을 향상시킬 수 있다.



**【특허청구범위】****【청구항 1】**

반도체 기판;

상기 반도체 기판 상에 형성된 하부 클래드층;

상기 하부 클래드층 상에 형성된 하부 가이드층;

상기 하부 가이드층 상에 형성된 활성층;

상기 활성층 상에 형성된 상부 가이드층; 및,

상기 상부 가이드층 상에 형성된 상부 클래드층을 포함하며,

상기 하부 클래드층과 상부 클래드층은 실질적으로 동일한 소정의 굴절율을 가지며, 상기 하부 클래드층은 상기 하부 가이드층으로부터 이격되어 위치하며 상기 상부 클래드층의 굴절율보다 높은 고굴절율층을 포함하는 것을 특징으로 하는 반도체 레이저 소자.

**【청구항 2】**

제1항에 있어서,

상기 추가적인 클래드층은 상기 하부 가이드층으로부터 상기 기판 방향으로 적어도 상기 상부 및 하부 가이드층과 활성층 두께의 0.5배에 해당하는 거리로 이격된 위치에 형성된 것을 특징으로 하는 반도체 레이저 소자.

**【청구항 3】**

제1항에 있어서,

상기 상부 가이드층과 상기 하부 가이드층은 실질적으로 동일한 두께를 갖는 것을 특징으로 하는 반도체 레이저 소자.

**【청구항 4】**

제1항에 있어서,

상기 상부 가이드층과 상기 하부 가이드층은 실질적으로 동일한 굴절율을 갖는 것을 특징으로 하는 반도체 레이저 소자.

**【청구항 5】**

제1항에 있어서,

상기 고굴절율층은 상기 하부 클래드층과 상기 반도체 기판 상에 배치된 것을 특징으로 하는 반도체 레이저 소자.

**【청구항 6】**

제5항에 있어서,

상기 고굴절율층이 상기 하부 가이드층으로부터 상기 반도체 기판측으로 이격된 거리는, 상기 상부 및 하부가이드층과 활성층 두께의 3배 이하인 것을 특징으로 하는 반도체 레이저 소자.

**【청구항 7】**

제1항에 있어서,

상기 고굴절율층은 상기 하부 클래드층 내에 배치된 것을 특징으로 반도체 레이저 소자.

**【청구항 8】**

제1항에 있어서,

상기 활성층은 i-GaAs계 물질로 형성되고, 상기 상부 및 하부 가이드층은 i-AlGaAs계 물질로 형성되며, 상기 상부 및 하부 클래드층은 각각 p형 및 n형 AlGaAs계 물질로 형성되는 것을 특징으로 하는 반도체 레이저 소자.

**【청구항 9】**

제1항에 있어서,

상기 활성층은 i-AlGaAs계 물질로 형성되고, 상기 상부 및 하부 가이드층은 i-AlGaAs계 물질로 형성되며, 상기 상부 및 하부 클래드층은 각각 p형 및 n형 AlGaAs계 물질로 형성되는 것을 특징으로 하는 반도체 레이저 소자.

**【청구항 10】**

제9항에 있어서,

상기 고굴절율층의 Al 조성(wt%)은 상기 하부 클래드층의 Al 조성의 약 0.85 내지 약 0.97배인 것을 특징으로 하는 반도체 레이저 소자.

**【청구항 11】**

제9항에 있어서,

상기 고굴절율층의 Al 조성(wt%)은 상기 하부 가이드층의 Al 조성의 약 1.3 내지 2.5배인 것을 특징으로 하는 반도체 레이저 소자.

**【청구항 12】**

반도체 기판;

상기 반도체 기판 상에 형성된 제1 하부 클래드층;

상기 제1 하부 클래드층 상에 형성된 제2 하부 클래드층;

상기 제2 하부 클래드층 상에 형성된 하부 가이드층;

상기 하부 가이드층 상에 형성된 활성층;

상기 활성층 상에 형성된 상부 가이드층; 및,

상기 상부 가이드층 상에 형성된 상부 클래드층을 포함하며,

상기 제2 하부 클래드층과 상부 클래드층은 제1 굴절율을 가지며, 상기 제1 하부 클래드층은 상기 제1 굴절율보다 높은 제2 굴절율을 갖는 것을 특징으로 하는 반도체 레이저 소자.

#### 【청구항 13】

반도체 기판;

상기 반도체 기판 상에 순차적으로 형성된 제1, 제2 및 제3 하부 클래드층;

상기 제3 하부 클래드층 상에 형성된 하부 가이드층;

상기 하부 가이드층 상에 형성된 활성층;

상기 활성층 상에 형성된 상부 가이드층; 및,

상기 상부 가이드층 상에 형성된 상부 클래드층을 포함하며,

상기 제3 하부 클래드층 및 상부 클래드층은 제1 굴절율을 가지며, 상기 제2 하부 클래드층은 상기 제1 굴절율보다 높은 제2 굴절율을 갖는 것을 특징으로 하는 반도체 레이저 소자.

【청구항 14】

제13항에 있어서,

상기 제1 하부 클래드층은 상기 제3 하부 클래드층과 동일한 굴절율을 갖는 것을 특징으로 하는 반도체 레이저 소자.

【청구항 15】

제13항에 있어서,

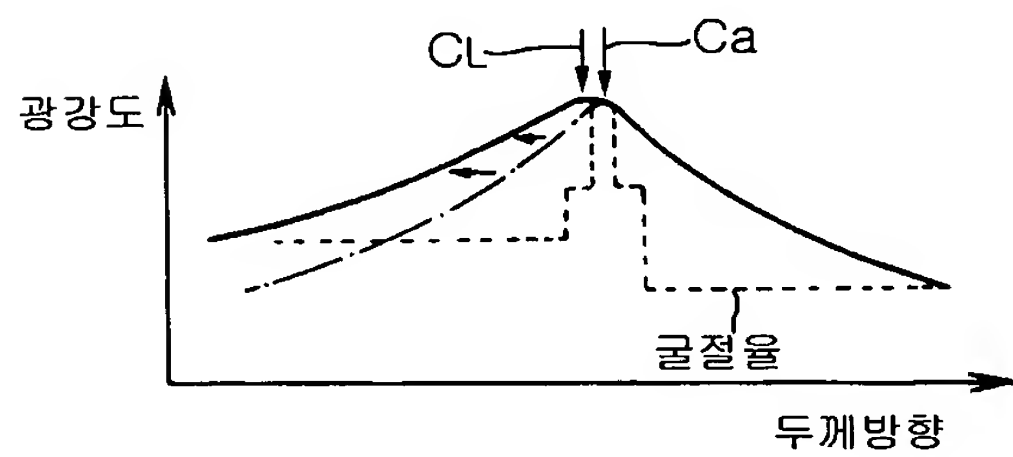
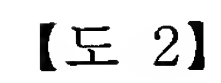
상기 제1 하부 클래드층은 상기 제3 하부 클래드층의 굴절율보다 크고 상기 제2 하부 클래드층보다 작은 굴절율을 갖는 것을 특징으로 하는 반도체 레이저 소자.

【청구항 16】

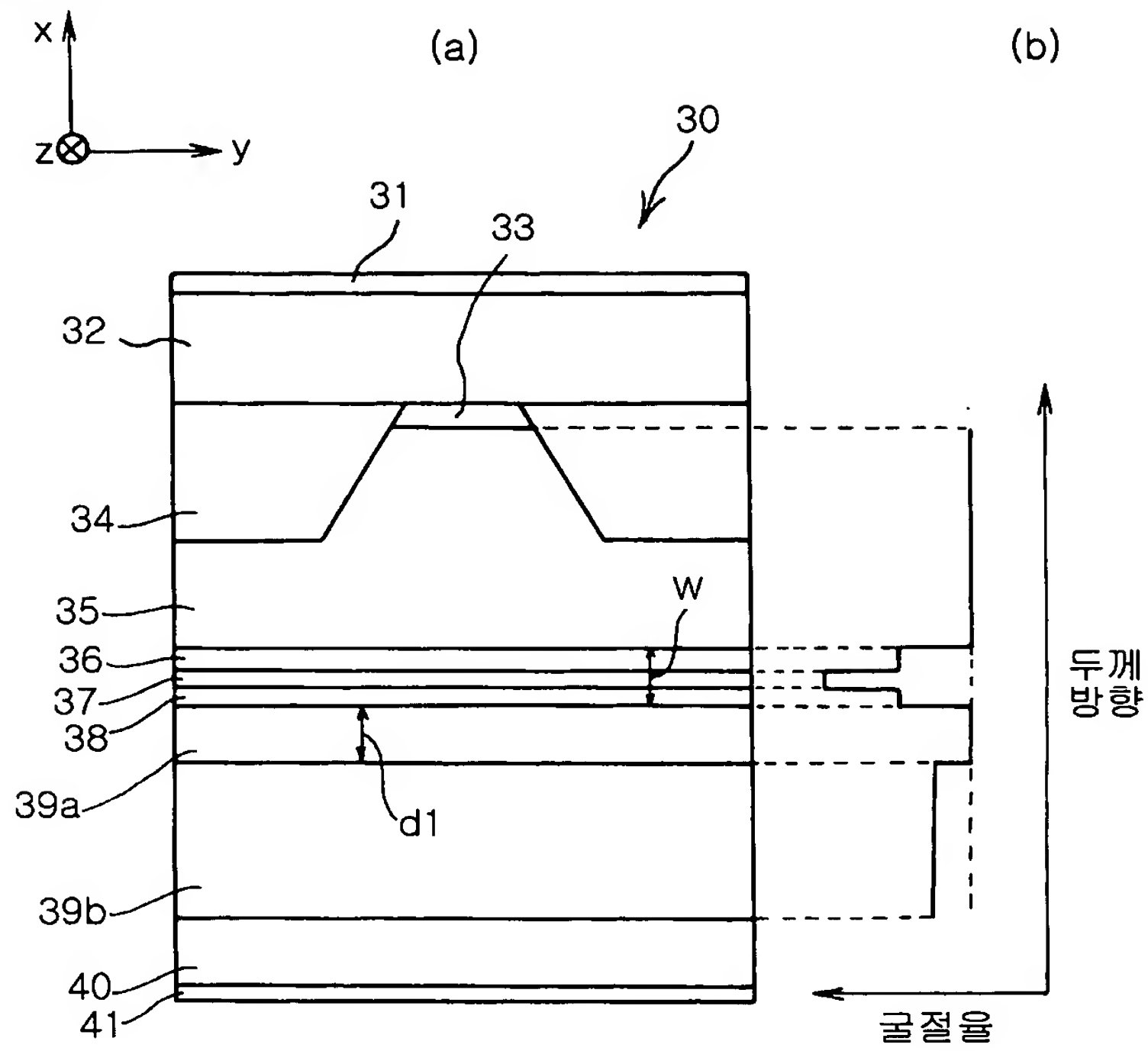
제13항에 있어서,

상기 제1 하부 클래드층은 상기 제2 하부 클래드층보다 크고 상기 하부 가이드층보다 작은 굴절율을 갖는 것을 특징으로 하는 반도체 레이저 소자.

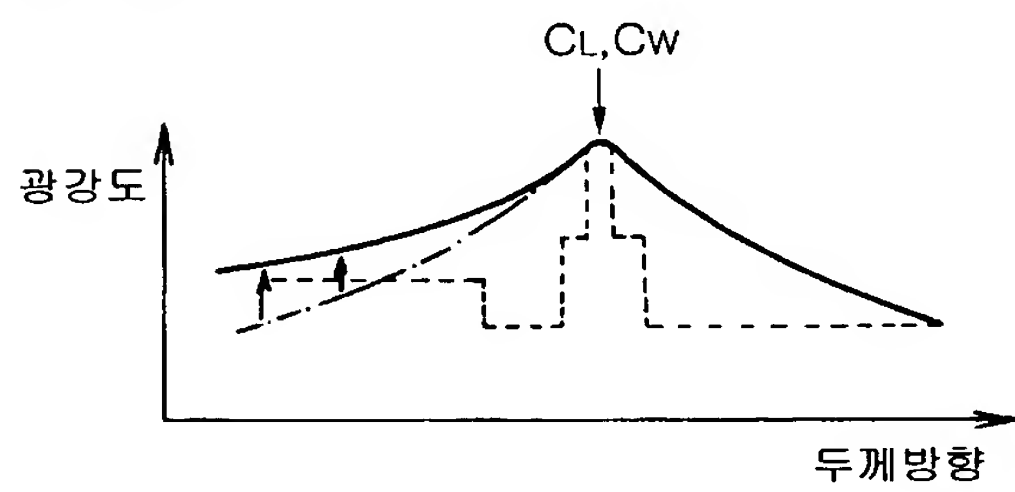
【도 1】



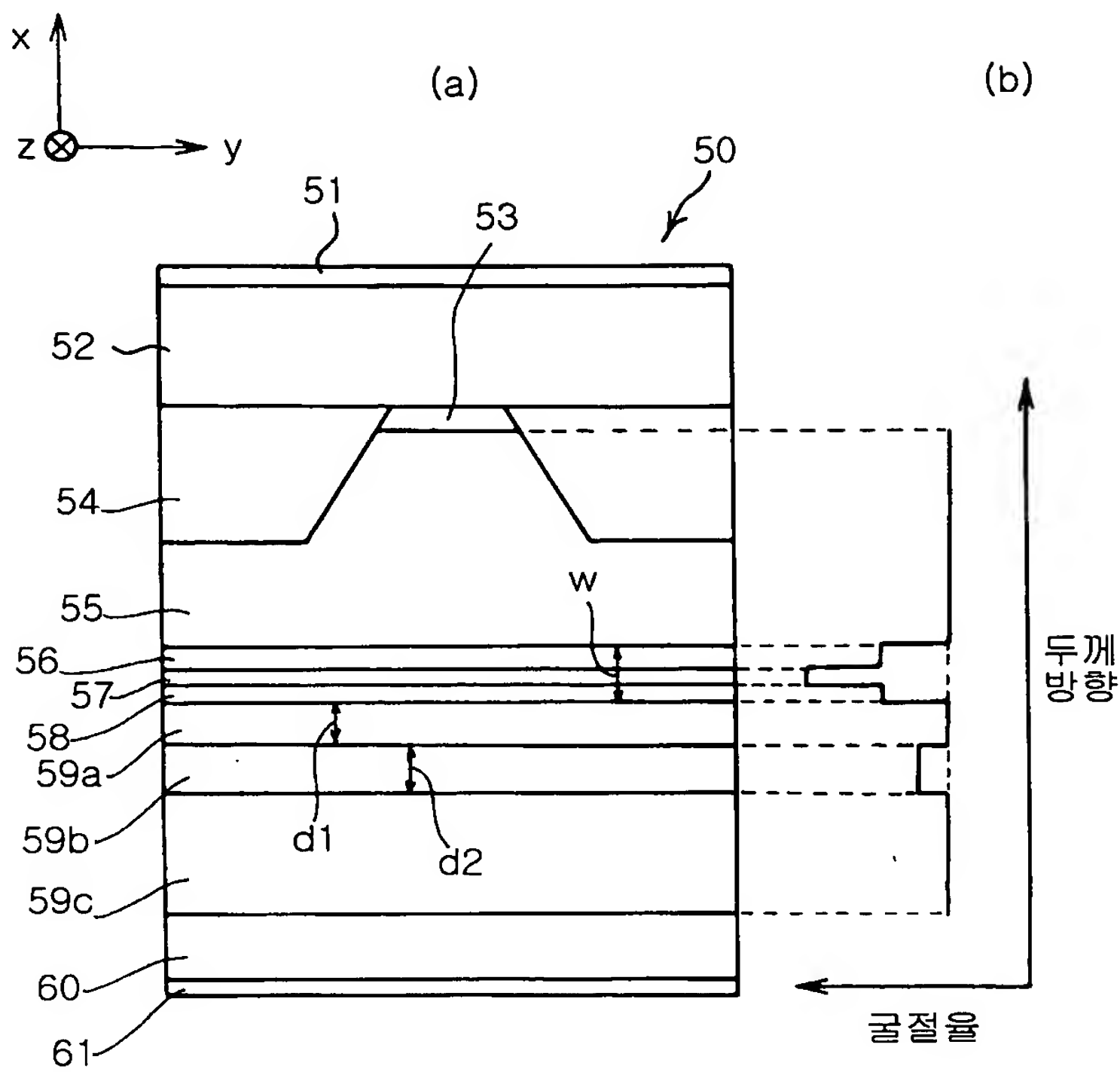
【도 3】



【도 4】



【도 5】



【도 6】

